

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-196705

(43)Date of publication of application : 15.07.1994

(51)Int.Cl.

H01L 29/784

(21)Application number : 04-344469

(71)Applicant : HITACHI LTD

(22)Date of filing : 24.12.1992

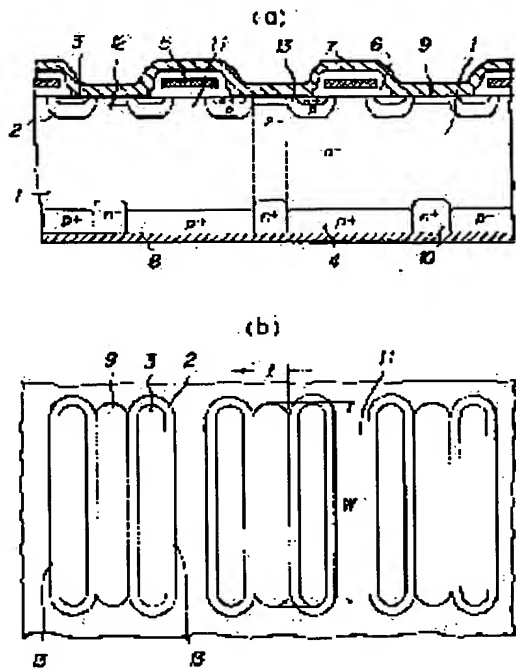
(72)Inventor : SHIMIZU YOSHITERU
SUGAWARA YOSHITAKA
YASUDA YASUMICHI
NAKANO YASUKI

(54) REVERSE-CURRENT CARRYING TYPE INSULATED GATE BIPOLAR TRANSISTOR AND MANUFACTURE THEREOF

(57)Abstract:

PURPOSE: To provide a reverse-current carrying type IGBT in which an IGBT and a diode are formed into one body and at the same time a current is not concentrated into the IGBT.

CONSTITUTION: An IGBT comprise a substrate 1, a base layer 2 provided in the first main surface of the substrate 1, a source layer 3 provided therein, a collector layer 4 provided in the second main surface of the substrate 1, an insulated gate electrode 5 bridgingly arranged between the adjacent layers 3, the source layer 3 and the base 2 being in contact with each other, and a diode comprise an emitter layer 9 provided between adjacent base layers 2, a collector short-circuiting layer 10 provided between collector layers 4, a source electrode 7 provided in the surface of an emitter layer 4 and a collector electrode 8 provided in the surface of the collector short-circuiting layer 10. A unit cell is constituted of the IGBT and the diode, and the unit cell is so formed as to be sequentially arranged within the substrate 1.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The insulated-gate bipolar transistor characterized by providing the following, It is formed between the base layers of two adjacency **** in the non-installing field of the aforementioned insulated-gate electrode. And the emitter layer of the 2nd conductivity type of low high impurity concentration thinner than the aforementioned base layer, The collector short circuit layer of the 1st conductivity type formed between the aforementioned collector layers in the aforementioned 2nd Lord front face, A unit cell is constituted by the diode which consists of a source electrode formed in the front face of the aforementioned emitter layer, and a collector electrode formed in the front face of the aforementioned collector short circuit layer. The reverse flow type insulated-gate bipolar transistor to which the aforementioned unit cell is characterized by carrying out arrangement formation into the aforementioned base at order It has the main front face of a couple and is the base of the 1st conductivity type of low high impurity concentration. The base layer of the 2nd conductivity type formed in the 1st Lord front face of the aforementioned base The source layer of the 1st conductivity type formed in the aforementioned base layer The insulated-gate electrode which bridging arrangement was carried out between the collector layer of the 2nd conductivity type formed in the 2nd Lord front face of the aforementioned base, and the source layer of two adjacency ****, and was insulated with the circumference, the source electrode by which arrangement formation was carried out on the outside of the aforementioned insulated-gate electrode while contacting the aforementioned source layer and the base layer, and the collector electrode formed at the front face of the aforementioned collector layer

[Claim 2] The aforementioned emitter layer is a reverse flow type insulated-gate bipolar transistor according to claim 1 characterized by forming by the lap of longitudinal direction diffusion of the base layer of the two aforementioned adjacency ****.

[Claim 3] The reverse flow type insulated-gate bipolar transistor according to claim 1 characterized by having contacted the source electrode of the aforementioned emitter stratification portion to the aforementioned base, and forming the Schottky barrier there instead of forming the aforementioned emitter layer.

[Claim 4] The reverse flow type insulated-gate bipolar transistor according to claim 1 to 3 characterized by preparing the collector buffer layer of the 1st conductivity type of high high impurity concentration from the aforementioned base between the aforementioned base and the aforementioned collector layer.

[Claim 5] For the aforementioned emitter layer, carrier concentration is $1 \times 10^{14} \text{--}/\text{cm}^2$. Reverse flow type insulated-gate bipolar transistor according to claim 1 characterized by being in the range the thickness of whose it is the following and is 100A or 100nm.

[Claim 6] The manufacture method of the reverse flow type insulated-gate bipolar transistor characterized by the bird clapper from each following process.

1. the [the 1st and] -- 2 Main Front Face -- Having -- the [of Base of 1st Conductivity Type of Low High Impurity Concentration / Aforementioned] -- Process Which Introduces Impurity of 1st Conductivity Type into 2 Main Front Face Partially, and Forms Collector Short Circuit Layer of High High Impurity Concentration in it -- 2. The process which introduces the impurity of the

2nd conductivity type into the aforementioned 2nd Lord front face, and forms a collector layer in it, 3. The process which forms a gate electrode in the aforementioned 1st Lord front face partially through an insulator, 4. The process which drives the impurity of the 1st conductivity type into the aforementioned 1st Lord front face alternatively, and forms the base layer of high high impurity concentration in it, 5. The process which forms the source layer of the 1st conductivity type of high high impurity concentration in the aforementioned base layer, 6. While making the process and the 1st Lord front face of 7. above which carry out opening of the aforementioned insulator layer of a portion which is made to put an insulator layer on the aforementioned 1st Lord front face, then contacts the aforementioned base layer and a source layer carry out heating covering of the source electrode The process which forms an emitter layer in the base which contacts a source electrode directly at the time of the heating covering, the process which makes a collector electrode put on the 2nd Lord front face of 8. above.
[Claim 7] It is 1×10^{14} —/cm² about the carrier concentration of the aforementioned emitter layer. The manufacture method of the reverse flow type insulated-gate bipolar transistor according to claim 6 which makes it below and is characterized by forming the thickness so that it may become the range of 100Å or 100nm.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.*** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] Especially this invention relates to the reverse flow type insulated-gate bipolar transistor which unified an insulated-gate bipolar transistor (this is hereafter called IGBT) and antiparallel-connection diode per cell, and its manufacture method with respect to a reverse flow type insulated-gate bipolar transistor and its manufacture method.

[0002]

[Description of the Prior Art] Generally it responds to the polarity of the switching control signal supplied to a control terminal, and switching elements, such as a bipolar transistor and an insulated gate field effect transistor (this is hereafter called MOSFET), are known as a semiconductor opening-and-closing element which can make the load current turn on and turn off. However, in case these switching elements perform switching operation, it is on operation, respectively and has the advantage and demerit, for example, it is a high voltage, in performing switching control of a high current, the comparatively small bipolar transistor of the resistance loss at the time of the ON is suitable, and on the other hand, in performing RF switching operation, MOSFET with a quick switching speed is suitable.

[0003] Moreover, in recent years, IGBT is developed as what combines the low resistive characteristic at the time of the ON in a bipolar transistor, and the high-speed switching-operation property in MOSFET, and this IGBT has come to be quickly used in various fields.

[0004] When this IGBT is used for an inverter circuit etc., usually, it is used in many cases combining antiparallel-connection diode and the so-called free wheel diode, and, moreover, IGBT and antiparallel-connection diode are the things of the structure formed in the same semiconductor chip. In this case, the reverse flow type insulated-gate bipolar transistor (this is hereafter called reverse flow type IGBT) which combined IGBT and antiparallel-connection diode is indicated by JP,62-109365,A (it is called the former). Moreover, the structure which united MOSFET and diode with reverse parallel is indicated by JP,2-45434,A (it is called the latter).

[0005] By the way, the composition of reverse flow type IGBT of an indication to the former The two-layer section and p of n and p+ which the insulated-gate electrode prepared [the IGBT portion] caudad, The ** which consists of three layers of n+ and p+ and moreover does not form a collector layer all over the lower part of a base layer, Prepare only under the insulated-gate electrode and n+ short circuit layer is formed in other portions. moreover -- diode -- a portion -- IGBT -- p -- a layer (p a well layer) -- diode -- p -- an emitter -- a layer -- ***** -- using -- p -- an emitter -- a layer -- n -- the base -- a layer -- n -- + -- an emitter -- a layer -- from -- becoming (P+) - (-- n --) - (n+) -- a three-tiered structure -- from -- becoming -- a thing -- it is . On the other hand, although the composition of reverse flow type MOSFET of an indication to the latter is a like structurally at reverse flow type IGBT of an indication to the former, a point which is different from reverse flow type IGBT of an indication to the former is a point of having not used p layers (p a well layer) of MOSFET as a p emitter layer of diode, but having newly prepared p emitter layer of low high impurity concentration thinner than the p aforementioned layers (p a well layer).

[0006]

[Problem(s) to be Solved by the Invention] However, reverse flow type IGBT which becomes the aforementioned indication is the thing of the structure where the diode portion is widely known as the so-called PIN diode. And since it has the pn junction section of high high impurity concentration, in order to time improvement in the speed, this PIN diode needs to perform heavy-metal doping, radiation irradiation, etc., such as gold (Au), and needs to shorten the life time of a carrier. However, if improvement in the speed is timed for the aforementioned PIN diode using a lifetime killer, increase of turn-on voltage, increase of the leak current by the elevated temperature, etc. will be brought about, and operation top un-arranging will be produced.

[0007] Moreover, since the optimum value of reverse flow type IGBT which becomes the aforementioned indication of the life time of IGBT in it and diode does not necessarily correspond, It is difficult to satisfy the property of IGBT and diode simultaneously. moreover [after making it flow through diode, when the polarity of the voltage impressed to reverse flow type IGBT is reversed, negative voltage is impressed to the anode side of IGBT at a positive and cathode side and there is no impression of a gate voltage] Possibility that the parasitism thyristor which consists of n+ source layer, p base layer, an n-drift layer, and a p+ emitter layer will malfunction namely, carry out a latch rise with the carrier which remains inside reverse flow type IGBT becomes large.

[0008] Thus, reverse flow type IGBT which becomes the aforementioned indication has the problem that it is difficult to have obtained upwards the diode in which high-speed operation is possible, and to unify IGBT and diode.

[0009] Although the thing of the structure which divided IGBT and diode into each field in the same chip, carried out formation arrangement, and unified IGBT and diode on the other hand is already proposed by JP,61-15370,A, the point that the thing of this structure is also described below is not solved.

[0010] That is, the more, as for bipolar elements, such as GTO (gate turn-off thyristor), negative, i.e., temperature, becomes [the temperature coefficient of ON state voltage] high, the more ON state voltage has the property to become low, and the more, as for unipolar elements, such as MOSFET for power, the temperature coefficient of ON state voltage becomes positive, i.e., an elevated temperature, on the other hand, the more ON state voltage has the property to become high. It has the property that it is easy for current concentration to tend to take place, and for current concentration to be unable to take place easily in a unipolar element in a bipolar element to one with it difficult [to carry out parallel operation of the element concerned], and to carry out parallel operation of the element concerned from a difference of such a property. in this case -- although IGBT is what has the middle property of a bipolar element and a unipolar element -- the structure of IGBT, and the current density at the time of use -- between each cell of IGBT, since it is above, some which may become so large that current concentration cannot be disregarded depending on how, and are depended on the aforementioned proposal have the concern which produces current concentration among these cells

[0011] this invention removes each aforementioned trouble, and the purpose is to offer reverse flow type IGBT which lost the current concentration produced in IGBT while measuring the unification with IGBT and diode.

[0012] Moreover, other purposes of this invention are to offer the manufacture method of reverse flow type IGBT which can manufacture easily reverse flow type IGBT which unifies IGBT and diode and does not produce current concentration in IGBT using the usual means.

[0013]

[Means for Solving the Problem] For achievement of the aforementioned purpose, this invention has the main front face of a couple. The base of the 1st conductivity type of low high impurity concentration, The base layer of the 2nd conductivity type formed in the 1st Lord front face of the aforementioned base, and the source layer of the 1st conductivity type formed in the aforementioned base layer, While contacting the insulated-gate electrode which bridging arrangement was carried out between the collector layer of the 2nd conductivity type formed in the 2nd Lord front face of the aforementioned base, and the source layer of two adjacency ****, and was insulated with the circumference, and the aforementioned source layer and a base layer

IGBT which consists of a collector electrode formed in the outside of the aforementioned insulated-gate electrode on the source electrode by which arrangement formation was carried out, and the front face of the aforementioned collector layer, It is formed between the base layers of two adjacency **** in the non-installing field of the aforementioned insulated-gate electrode. And the emitter layer of the 2nd conductivity type of low high impurity concentration thinner than the aforementioned base layer, The collector short circuit layer of the 1st conductivity type formed between the aforementioned collector layers in the aforementioned 2nd Lord front face, A unit cell is constituted by the diode which consists of a source electrode formed in the front face of the aforementioned emitter layer, and a collector electrode formed in the front face of the aforementioned collector short circuit layer, and the aforementioned unit cell is equipped with the 1st means by which arrangement formation is carried out at order in the aforementioned base.

[0014] For achievement of the purpose besides the above, moreover, this invention 1. -- the [the 1st and] -- 2 main front face -- having -- the [of the base of the 1st conductivity type of low high impurity concentration / aforementioned] -- the process which introduces the impurity of the 1st conductivity type into 2 main front face partially, and forms the collector short circuit layer of high high impurity concentration in it -- 2. The process which introduces the impurity of the 2nd conductivity type into the aforementioned 2nd Lord front face, and forms a collector layer in it, 3. The process which forms a gate electrode in the aforementioned 1st Lord front face partially through an insulator, 4. The process which drives the impurity of the 1st conductivity type into the aforementioned 1st Lord front face alternatively, and forms the base layer of high high impurity concentration in it, 5. The process which forms the source layer of the 1st conductivity type of high high impurity concentration in the aforementioned base layer, 6. While making a source electrode put on the process and the 1st Lord front face of 7. above which carry out opening of the aforementioned insulator layer of a portion which is made to put an insulator layer on the aforementioned 1st Lord front face, then contacts the aforementioned base layer and a source layer It has the 2nd means which obtained reverse flow type IGBT through the process which forms an emitter layer in the base which contacts a source electrode directly, and the process on which the 2nd Lord front face of 8. above is made to put a collector electrode in order at the time of the heating covering.

[0015]

[Function] According to the 1st means of the above, since this reverse flow type IGBT can set up each composition of IGBT and diode independently mutually, it can give the operating characteristic respectively optimal about IGBT and diode. Moreover, since this reverse flow type IGBT can make small carrier concentration at the time of a diode flow compared with this conventional kind of diode, it can lessen the mutual interference between IGBT and diode extremely. Furthermore, there is work to which the diode with which a current distribution becomes uniform eases current concentration of IGBT, the temperature distribution within an element side are equalized, and it can suppress the element destruction by current concentration while it can raise the area utilization factor as an element, since this reverse flow type IGBT is constituted so that IGBT and diode may be unified for every unit cell, respectively. In addition, since this reverse flow type IGBT is the composition in which the collector short circuit layer in IGBT served as the emitter layer of diode, it can constitute IGBT and diode individually, and the structure's which combined them can compare it, and it can make element area small.

[0016] According to the 2nd means of the above, when obtaining this reverse flow type IGBT, reverse flow type IGBT which only uses the usual means in order, and is made to unify IGBT and diode, and does not produce current concentration in IGBT can be manufactured easily.

[0017]

[Example] Hereafter, an example is explained for this invention in detail using a drawing.

[0018] Drawing 1 is structural drawing showing the 1st example of reverse flow type IGBT by this invention, drawing 1 (a) is the drawing of longitudinal section, and this drawing (b) is the plan.

[0019] In drawing 1 (a) and (b) 1 The base of the low high impurity concentration of a

conductivity type (for example, n type) on the other hand (n-drift layer), On the other hand, 2 the base layer of an another side conductivity type (for example, p type), and 3 A conductivity type The source layer of high high impurity concentration of (for example, n type) and 4 An another side conductivity type The collector layer of high high impurity concentration of (for example, p type) and 5 An insulated-gate electrode, In 6, a gate electrode insulating layer and 7 a collector electrode and 9 for a source electrode and 8 An another side conductivity type For the emitter layer of low high impurity concentration of (for example, p type), and 10, as for an IGBT channel and 12, on the other hand, the collector short circuit layer of high high impurity concentration of a conductivity type (for example, n type) and 11 are [a diode channel and 13] MOS field channels.

[0020] And a base 1 has the 1st and 2nd main front faces, a predetermined interval is kept in the 1st main front face, the base layer 2 is formed, and the source layer 3 is formed in a part for the center section in these base layer 2. The insulated-gate electrode 5 is formed so that the base layer 2 besides ***** may be bridged to one base layer 2 and it, and the circumference of this insulated-gate electrode 5 is electrically insulated with the contiguity member by the gate electrode insulating layer 6. The source electrode 7 is formed in the outside of the insulated-gate electrode 5, and the both ends of this source electrode 7 are carrying out electric conduction contact at the base layer 2 and the source layer 3. The IGBT channel 11 is formed in the front face of the base 1 of the insulated-gate electrode 5 bottom, and the MOS field channel 13 is formed in the portion which results in the IGBT channel 11 through the source layer 3 from the base layer 2. A collector layer 4 is formed in the position which carries out abbreviation opposite at the insulated-gate electrode 5 on the 2nd front face of main of a base 1, and a collector electrode 8 is formed in the outside of this collector layer 4. IGBT is formed of the above composition.

[0021] Moreover, the emitter layer 9 is formed in one base layer 2 and it by which the insulated-gate electrode 5 in the 1st main front face of a base 1 is not bridged between the base layers 2 besides *****, the source electrode 7 is formed in the outside of the emitter layer 9, and the diode channel 12 is formed in the base 1 side of the emitter layer 9. The collector short circuit layer 10 is formed between the collector layers 4 in the 2nd main front face of a base 1, and a collector electrode 8 is formed in the outside of the collector short circuit layer 10. Diode is formed of the above composition.

[0022] Furthermore, superficially, as shown in drawing 1 (b), it is constituted so that it may have elliptical [with the long and slender MOS field channel 13], and the source layer 3 is formed in the MOS field channel 13. The portion which the emitter layer 9 (and diode channel 12) is formed between the MOS field channels 13 which adjoin one MOS field channel 13, and consists of the two aforementioned MOS field channels 13 and emitter layers 9 (and diode channel 12) constitutes the unit cell which consists of one IGBT and diode. Unification formation of these unit cells is carried out in order into the base 1 at the shape of a stripe.

[0023] In the aforementioned composition, since it is constituted so that the line which formation arrangement of the collector short circuit layer 10 is carried out, and connects both the emitter layer of diode to the projection section by the side of the anode in the longitudinal direction diffusion field of the emitter layer 9 and the base layer 2, and the direction of electric field may be in agreement, ON state voltage of diode can be made the lowest. Moreover, in the aforementioned composition, since the emitter layer 9 and the IGBT channel 11 of diode are divided, especially it separates and is separated [from the source layer 3] of the emitter layer 9 and the IGBT channel 11, the mutual interference of diode and IGBT can be sharply reduced compared with this old kind of element. Furthermore, since the impurity total amount of the emitter layer 9 of diode can be lessened compared with this old kind of element, the superfluous carrier concentration which exists in a base 1 decreases, and can lessen the mutual interference of diode and IGBT further. In addition, the area utilization factor at the time of unifying IGBT and diode can be made into the maximum.

[0024] By the way, although each aforementioned unit cell is juxtaposed in order in the base 1 as mentioned above, the base layer 2 works as a deep high high-impurity-concentration layer which forms the diode channel 12 while working as a base layer which forms the MOS field channel 13

of IGBT. The collector short circuit layer 10 of high high impurity concentration also has the work as an emitter layer by the side of the collector of diode with p emitter layer 9, and has the function to short-circuit electrically the pn junction formed of the collector layer 4 and base 1 of IGBT with a collector-electrode 8 side. For this reason, compared with the case where IGBT and diode are formed independently, respectively, it becomes possible to aim at reduction of the area of the whole element.

[0025] When the size of each part of IGBT in this example and diode and an example of a property are given here, the width of face of 17 micrometers and the diode channel 12 of the width of face of the IGBT channel 11 is 5 micrometers. Resistivity is [30 ohm-cm and the thickness of the portion of a base 1] 50 micrometers. moreover, the base layer 2 Surface concentration is [cm / 5×10^{18} 3 and thickness /] 5 micrometers. the source layer 3 Surface concentration is [cm / 5×10^{20} 3 and thickness /] 1.5 micrometers, as for a collector layer 4, surface concentration is [cm / 3×10^{18} 3 and thickness /] 20 micrometers, and surface concentration is [cm / 5×10^{20} 3 and thickness / of the collector short circuit layer 10] 25 micrometers. Furthermore, gate-length l the size of a flat-surface pattern was indicated to be to drawing 1 (b) is 25 micrometers, and gate width w is 2000 micrometers.

[0026] Then, drawing 2 or drawing 6 is the block diagram showing the example of the manufacture method of reverse flow type IGBT by this invention.

[0027] The same sign is attached to the same component as the component shown in drawing 1 in drawing 2 or drawing 6 .

[0028] Hereafter, based on drawing 2 or drawing 6 , the manufacture method of the aforementioned reverse flow type IGBT is explained.

[0029] First, as shown in drawing 2 , the base (n-drift layer) 1 of low high impurity concentration containing n type impurity, for example, Lynn, is prepared, known selective-diffusion technology is further used for the 2nd main front face of the base 1 for n type impurity, for example, Lynn, and the collector short circuit layer 10 is formed.

[0030] Next, as shown in drawing 3 , projection insertion of p type impurity, for example, the boron, is carried out, and the collector layer 4 of low high impurity concentration is formed in the 2nd main front face of a base 1 rather than the collector short circuit layer 10 using the same known selective-diffusion technology. In this case, since the direction of the collector short circuit layer 10 formed previously is high high impurity concentration even if it carries out projection insertion of p type impurity, for example, the boron, on the 2nd whole main front face, a collector layer 4 is alternatively formed in the field to which the collector short circuit layer 10 does not exist.

[0031] Subsequently, as shown in drawing 4 , an interval is suitably set on the 1st main front face of a base 1, the insulated-gate electrode 5 which consists of polycrystal silicon through the gate electrode insulating layer 6 is formed, after formation of this insulated-gate electrode 5, a himself is alternatively devoted to a part for the both ends of the insulated-gate electrode 5 in p type impurity, for example, boron, and the base layer 2 is formed in the 1st main front face.

[0032] Then, as shown in drawing 5 , by using the insulated-gate electrode 5 and a resist as a mask, into the base layer 2, n type impurity, for example, Lynn, is driven in, and the source layer 3 of high high impurity concentration is formed alternatively.

[0033] Next, the gate electrode insulating layer 6 is made to put on a part for the periphery of the insulated-gate electrode 5, as shown in drawing 6 . Opening of the contact portions of the source layer 3 in the gate electrode insulating layer 6 and the base layer 2 is carried out. The aluminum containing silicon is made to put on the 1st whole main front face by the spatter etc. after that, and the source electrode 7 is made to form further by heat-treating the covering portion 430 or in 577 degrees C. At this time, aluminum diffuses the source electrode 7 into the portion of the diode channel 12 to which ohmic contact is carried out with the source layer 3 of high high impurity concentration, and the base layer 2, and the source electrode 7 contacts a base 1, very thin p type conductive layer 9 which is about 100nm, i.e., the emitter layer of low high impurity concentration, is formed, and the Schottky barrier is formed in the interface of the source electrode 7 and the emitter layer 9. On the other hand, the aluminum film containing silicon is made to put on the 2nd whole main front face by the spatter etc. like the above-

mentioned case, and a collector electrode 8 is formed by heat-treating the covering portion 430 or in 577 degrees C. At the time of formation of this collector electrode 8, since the front face of a collector layer 4 is high high impurity concentration, a collector electrode 8 and a collector layer 4 become ohmic contact.

[0034] It sets here and, for the emitter layer 9 of low high impurity concentration, carrier concentration is $1 \times 10^{14} \text{--}/\text{cm}^2$. It is the following and it is desirable that it is in the range the thickness of whose is 100Å or 100nm.

[0035] For the reason, carrier concentration is $2 \times 10^{14} \text{cm}^{-3}$. If it becomes above, since the emitter layer 9 and the source electrode 7 will approach ohmic contact and the emitter layer 9 will moreover become high high impurity concentration, a hole consists is easy to be poured into a base 1 of an emitter layer 9, and the high-speed operating characteristic of the recovery property of diode will be spoiled by the hole storage effect which is a minority carrier.

[0036] Moreover, if the defect for example, in wire bonding arises in a Schottky barrier interface, it will flow into the recombination center which the electron produced to the aforementioned defect at the time of a reverse bias, the leakage current will increase to it, and a pressure-proof fall will come to arise as a result in it. in this case, if the thickness of the emitter layer 9 is chosen somewhat thickly, the probability that an electron will change by the tunnel current etc. to the aforementioned defect will be markedly alike, and will become small The minimum community of the thickness of the emitter layer 9 at this time is about 100Å in general, therefore if the thickness of the emitter layer 9 is chosen as 100Å or more, its leakage current decreases and it can attain high pressure-proofing-ization of diode. And since the Schottky barrier is formed between the emitter layer 9 and the source electrode 7, even if the depletion layer by pn junction causes a punch through to the source electrode 7, it has the advantage that pressure-proof degradation does not arise. On the other hand, if thickness of the emitter layer 9 is made thicker than required, since the impurity total amount in the emitter layer 9 will increase and pouring of the hole to a base 1 will increase, the high-speed operating characteristic of diode is spoiled. Under the present circumstances, if the thickness of the emitter layer 9 obtained by heat treatment in the above-mentioned temperature 430 or the range of 577 degrees C is about 100nm and it is these 100nm or less, the high-speed operating characteristic of diode will not be spoiled.

[0037] Subsequently, drawing 7 is structural drawing showing the 2nd example of the reverse conductivity type IGBT concerning this invention, drawing 7 (a) is the cross-section perspective diagram, and this drawing (b) is the plan.

[0038] In drawing 7 (a) and (b), on the other hand, 14 is the collector buffer layer of high high impurity concentration of a conductivity type (for example, n type), in addition has attached the same sign to the same component as the component shown in drawing 1.

[0039] And the difference between this example and the 1st above-mentioned example The 1st example has the MOS field channel 13 elliptical [long and slender]. As opposed to the unit cell being formed in the shape of a stripe, respectively this example It has the circular MOS field channel 13 (portion which gave the slash of drawing 7). The point that the unit cell is formed circularly respectively the same, and the 1st example As opposed to forming the collector short circuit layer 10 between each collector layer 4 this example is only the point which forms the collector buffer layer 14 in the base 1 side tooth back of a collector layer 4 between each collector layer 4, in addition there is no constitutional difference between this example and the 1st example.

[0040] Although the function of this example is essentially almost the same as the function of the 1st above-mentioned example By portions other than MOS field channel 13 being diode formation fields, and making the configuration of the MOS field channel 13 circular in the unit cell of the circular configuration of this example Since resistance of MOS field channel 13 portion can be made small, compared with the thing of the shape of a stripe in the 1st above-mentioned example, there is an advantage that the current per unit area can be enlarged.

[0041] Then, drawing 8 is structural drawing showing the 3rd example of the reverse conductivity type IGBT concerning this invention, drawing 8 (a) is the cross-section perspective diagram, and this drawing (b) is the plan.

[0042] The same sign is attached to the same component as the component shown in drawing 7 in drawing 8 (a) and (b).

[0043] And to the diode field being formed for the 2nd example at the lateral part of the unit cell of a circle configuration, as for the difference between this example and the 2nd above-mentioned example, it is only the point that the diode field is formed in a part for the core of the unit cell of a circle configuration, conversely, in addition a constitutional difference does not have this example between this example and the 2nd example.

[0044] If it is made the composition of this example, compared with the thing of the 2nd above-mentioned example, there is an advantage that resistance of the MOS field channel 13 can be made still smaller. In this case, it can be decided according to service conditions, such as a ratio of current which flows to IGBT or reverse parallel diode, of what configuration a thing is chosen as structure of a unit cell.

[0045] Moreover, drawing 9 is structural drawing showing the 4th example of the reverse conductivity type IGBT concerning this invention.

[0046] The same sign is attached to the same component as the component shown in drawing 1 in drawing 9.

[0047] And when this example forms the emitter layer 9 of diode, like the 1st example, a difference is only in the point which used meanses, such as placing of an impurity, and did not form but was formed using the longitudinal direction impurity diffusion in two base layers 2 which adjoin mutually, in addition there is no constitutional difference between this example and the 1st example independently.

[0048] If it is made the composition of this example, low-concentration junction can be formed by the lap of the impurity layer by longitudinal direction impurity diffusion, and opposite direction pressure-proofing can fully be secured according to the pinch-off effect of a depletion layer.

[0049] Furthermore, drawing 10 is structural drawing showing the 5th example of the reverse conductivity type IGBT concerning this invention.

[0050] In drawing 10, 15 is the Schottky barrier, in addition has attached the same sign to the same component as the component shown in drawing 1.

[0051] And when this example forms the emitter layer 9 of diode, like the 1st example, a difference is only in the point which used meanses, such as placing of an impurity, and did not form but formed only the Schottky barrier 15 between the base 1 and the source electrode 7, in addition there is no constitutional difference between this example and the 1st example independently.

[0052] If it is made the composition of this example, while being able to raise the high-speed operating characteristic of diode, reduction of a leakage current can be aimed at by narrowing the distance between the base layers 2 which adjoin mutually.

[0053] In each above example, although n channel type reverse flow type IGBT which is p type as n type and the 2nd conductivity type as the 1st conductivity type was explained As the aforementioned conductivity type, it is not restricted to the above-mentioned thing, and it is clear that the same property as the above-mentioned thing is acquired also in p-channel type reverse flow type IGBT which is n type as p type and the 2nd conductivity type as the 1st conductivity type.

[0054]

[Effect of the Invention] Since it was made to carry out unification composition of IGBT and the reverse parallel diode into the base 1 in the form of a unit cell according to this invention as explained above While being able to make the current concentration by dispersion in the property between the aforementioned cells in a base 1 able to ease and being able to raise the destructive-proof limitation of an element The area utilization factor of an element is raised and it is effective in the reverse flow type insulated-gate bipolar transistor which can pass bigger current being obtained to the same area.

[0055] Moreover, according to this invention, it is effective in the ability to manufacture easily reverse flow type IGBT which unifies IGBT and diode and does not produce current concentration in IGBT using the usual means.

[Translation done.]

*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.*** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is cross-section structural drawing and the plan showing the 1st example of the reverse conductivity type IGBT concerning this invention.

[Drawing 2] It is the block diagram showing the example of the manufacture method of the reverse conductivity type IGBT shown in drawing 1 , and is the block diagram showing the first process.

[Drawing 3] It is the block diagram showing the 2nd process in the example of the manufacture method of drawing 2 .

[Drawing 4] It is the block diagram showing the 3rd process in the example of the manufacture method of drawing 2 .

[Drawing 5] It is the block diagram showing the 4th process in the example of the manufacture method of drawing 2 .

[Drawing 6] It is the block diagram showing the process of the last in the example of the manufacture method of drawing 2 .

[Drawing 7] It is the cross-section perspective diagram and plan showing the 2nd example of the reverse conductivity type IGBT concerning this invention.

[Drawing 8] It is the cross-section perspective diagram and plan showing the 3rd example of the reverse conductivity type IGBT concerning this invention.

[Drawing 9] It is cross-section structural drawing showing the 4th example of the reverse conductivity type IGBT concerning this invention.

[Drawing 10] It is cross-section structural drawing showing the 5th example of the reverse conductivity type IGBT concerning this invention.

[Description of Notations]

- 1 Base (N-Drift Layer)
- 2 Base Layer
- 3 Source Layer
- 4 Collector Layer
- 5 Insulated-Gate Electrode
- 6 Gate Electrode Insulating Layer
- 7 Source Electrode
- 8 Collector Electrode
- 9 Emitter Layer
- 10 Collector Short Circuit Layer
- 11 IGBT Channel
- 12 Diode Channel
- 13 MOS Field Channel
- 14 Collector Buffer Layer
- 15 Schottky Barrier

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

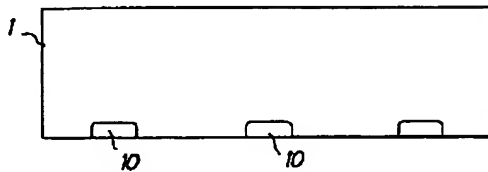
2.*** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DRAWINGS

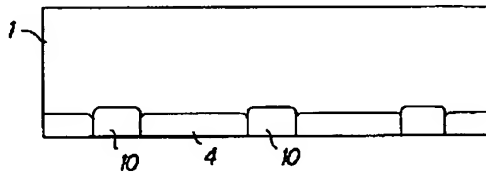
[Drawing 2]

【図 2】



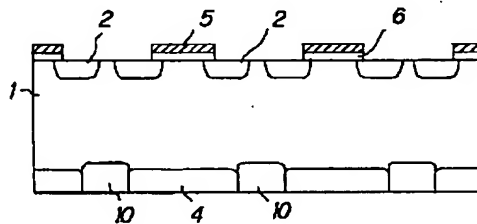
[Drawing 3]

【図 3】



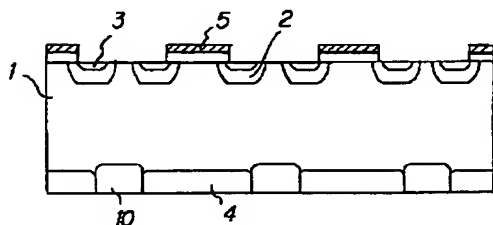
[Drawing 4]

【図 4】



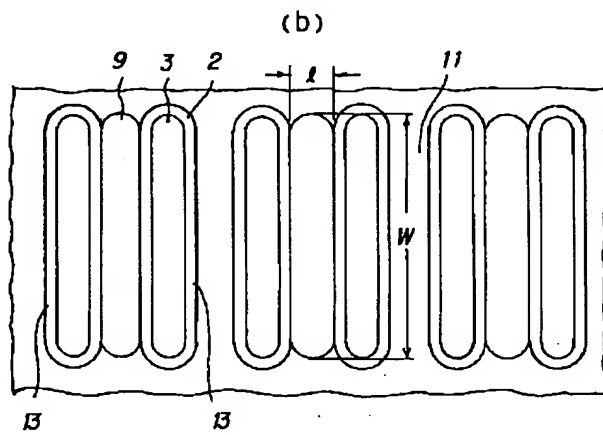
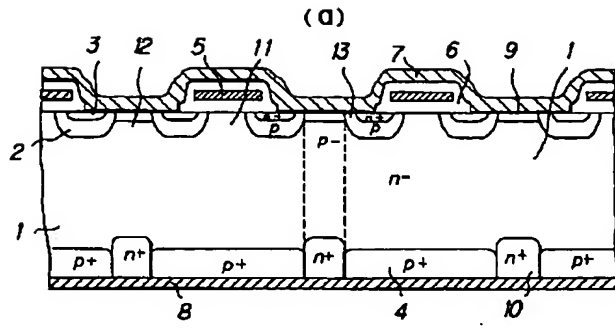
[Drawing 5]

【図 5】



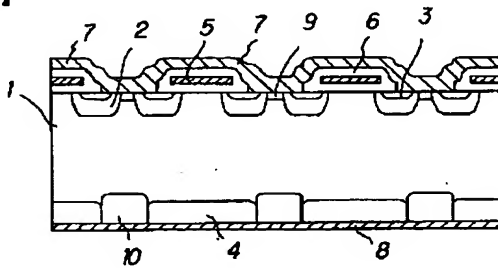
[Drawing 1]

【図 1】



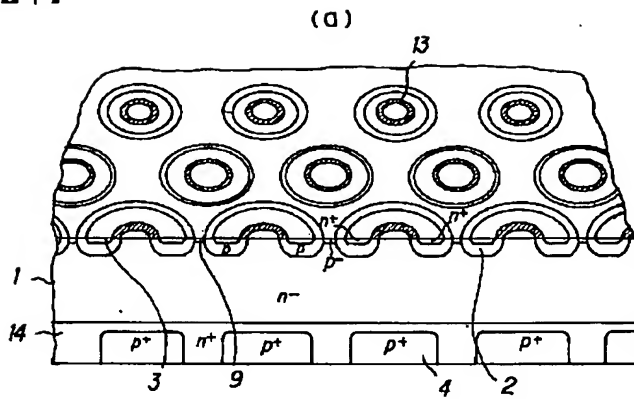
[Drawing 6]

【図 6】

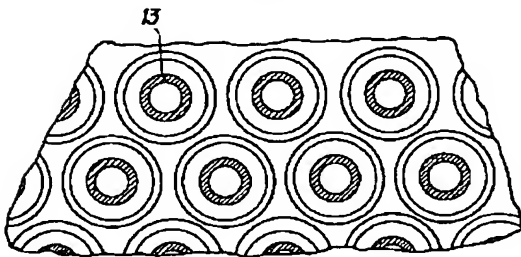


[Drawing 7]

【図 7】

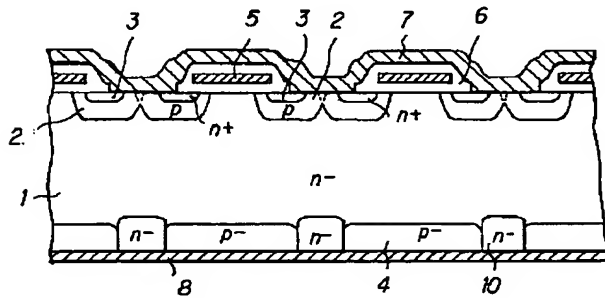


(b)



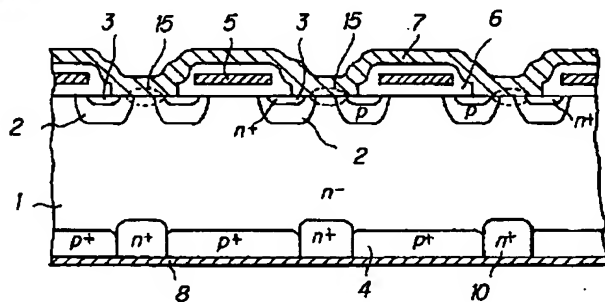
[Drawing 9]

【図 9】



[Drawing 10]

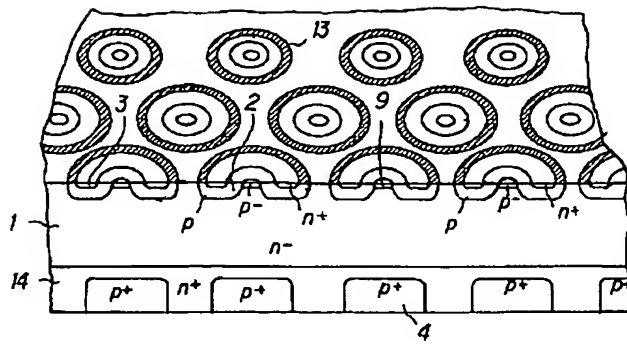
【図 10】



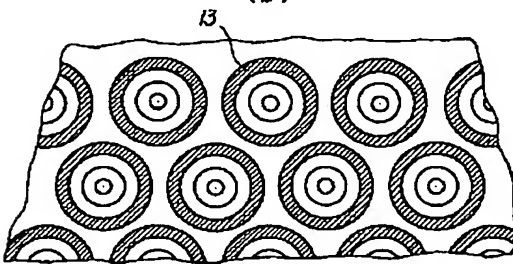
[Drawing 8]

【 8 】

(a)



(b)



[Translation done.]

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-196705

(43)公開日 平成6年(1994)7月15日

(51)Int.Cl.⁵
H01L 29/784

識別記号

庁内整理番号

F I

技術表示箇所

9168-4M

H01L 29/ 78

3 2 1 J

審査請求 未請求 請求項の数7(全 9 頁)

(21)出願番号 特願平4-344469

(22)出願日 平成4年(1992)12月24日

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 清水 喜輝

茨城県日立市大みか町七丁目1番1号 株

式会社日立製作所日立研究所内

(72)発明者 菅原 良孝

茨城県日立市大みか町七丁目1番1号 株

式会社日立製作所日立研究所内

(72)発明者 安田 保道

茨城県日立市大みか町七丁目1番1号 株

式会社日立製作所日立研究所内

(74)代理人 弁理士 武 頭次郎

最終頁に続く

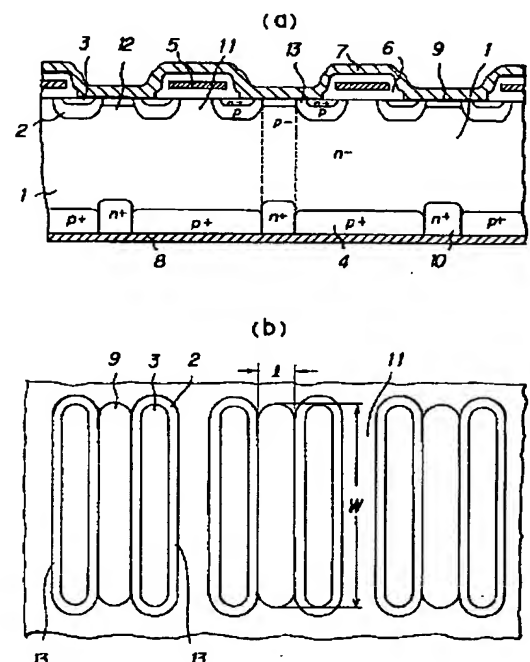
(54)【発明の名称】 逆導通型絶縁ゲートバイポーラトランジスタ及びその製造方法

(57)【要約】

【目的】 IGBTとダイオードとの一体化を計るとともに、IGBTに生じる電流集中をなくすようにした逆導通型IGBTを提供する。

【構成】 基体1と、基体1の第1主表面に設けたベース層2と、その中に設けたソース層3と、基体1の第2主表面に設けたコレクタ層4と、相隣れるソース層3間に橋絡配置された絶縁ゲート電極5と、ソース層3及びベース層2に接触し、絶縁ゲート電極5の外側に設けたソース電極7と、コレクタ層4の表面に設けたコレクタ電極8からなるIGBT、及び、相隣れるベース層2間に設けたエミッタ層9と、コレクタ層4間に設けたコレクタ短絡層10と、エミッタ層9の表面に設けたソース電極7と、コレクタ短絡層10の表面に設けたコレクタ電極8からなるダイオードにより単位セルが構成され、単位セルが基体1内に順に配置形成される。

【図1】



【特許請求の範囲】

【請求項1】 一对の主表面を有し、低不純物濃度の第1導電型の基体と、前記基体の第1主表面に形成された第2導電型のベース層と、前記ベース層内に形成された第1導電型のソース層と、前記基体の第2主表面に形成された第2導電型のコレクタ層と、相隣れる2つのソース層間に橋絡配置され、周囲と絶縁された絶縁ゲート電極と、前記ソース層及びベース層に接触するとともに、前記絶縁ゲート電極の外側に配置形成されたソース電極と、前記コレクタ層の表面に形成されたコレクタ電極とからなる絶縁ゲートバイポーラトランジスタ、及び、前記絶縁ゲート電極の非設置領域における相隣れる2つのベース層間に形成され、前記ベース層よりも薄い低不純物濃度の第2導電型のエミッタ層と、前記第2主表面における前記コレクタ層間に形成された第1導電型のコレクタ短絡層と、前記エミッタ層の表面に形成されたソース電極と、前記コレクタ短絡層の表面に形成されたコレクタ電極とからなるダイオードにより単位セルが構成され、前記単位セルが前記基体内に順に配置形成されていることを特徴とする逆導通型絶縁ゲートバイポーラトランジスタ。

【請求項2】 前記エミッタ層は、前記相隣れる2つのベース層の横方向拡散の重なりによって形成したことを特徴とする請求項1記載の逆導通型絶縁ゲートバイポーラトランジスタ。

【請求項3】 前記エミッタ層を形成する代わりに、前記エミッタ層形成部分のソース電極を前記基体に接触させ、そこにショットキバリアを形成したことを特徴とする請求項1記載の逆導通型絶縁ゲートバイポーラトランジスタ。

【請求項4】 前記基体と前記コレクタ層間に、前記基体より高不純物濃度の第1導電型のコレクタバッファ層を設けたことを特徴とする請求項1乃至3のいずれかに記載の逆導通型絶縁ゲートバイポーラトランジスタ。

【請求項5】 前記エミッタ層は、キャリア濃度が $1 \times 10^{14} / \text{cm}^2$ 以下であって、その厚さが 100 \AA 乃至 100 nm の範囲にあることを特徴とする請求項1に記載の逆導通型絶縁ゲートバイポーラトランジスタ。

【請求項6】 以下の各工程からなることを特徴とする逆導通型絶縁ゲートバイポーラトランジスタの製造方法。

1. 第1及び第2主表面を有し、低不純物濃度の第1導電型の基体の前記第2主表面に部分的に第1導電型の不純物を導入して高不純物濃度のコレクタ短絡層を形成する工程、
2. 前記第2主表面に第2導電型の不純物を導入してコレクタ層を形成する工程、
3. 前記第1主表面に絶縁物を介して部分的にゲート電極を形成する工程、
4. 前記第1主表面に選択的に第1導電型の不純物を打

ち込んで高不純物濃度のベース層を形成する工程、

5. 前記ベース層内に高不純物濃度の第1導電型のソース層を形成する工程、

6. 前記第1主表面に絶縁膜を被着させ、続いて、前記ベース層及びソース層と接触する部分の前記絶縁膜を開口する工程、

7. 前記第1主表面にソース電極を加熱被着させるとともに、その加熱被着時にソース電極に直接接触する基体内にエミッタ層を形成する工程、

10 8. 前記第2主表面にコレクタ電極を被着させる工程。

【請求項7】 前記エミッタ層のキャリア濃度を $1 \times 10^{14} / \text{cm}^2$ 以下にし、かつ、その厚さを 100 \AA 乃至 100 nm の範囲になるように形成したことを特徴とする請求項6に記載の逆導通型絶縁ゲートバイポーラトランジスタの製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、逆導通型絶縁ゲートバイポーラトランジスタ及びその製造方法に係わり、特に、絶縁ゲートバイポーラトランジスタ（以下、これをIGBTという）と逆並列接続ダイオードをセル単位で一体化した逆導通型絶縁ゲートバイポーラトランジスタ及びその製造方法に関する。

【0002】

【従来の技術】一般に、制御端子に供給されるスイッチング制御信号の極性に応じて、負荷電流をオン、オフさせることができる半導体開閉素子としては、バイポーラトランジスタや絶縁ゲート電界効果トランジスタ（以下、これをMOSFETという）等のスイッチング素子が知られている。ところがこれらのスイッチング素子は、スイッチング動作を行う際に、それぞれ動作上で長所と短所とを有しており、例えば、高電圧で、大電流のスイッチング制御を行う場合には、そのオン時の抵抗損失の比較的小さなバイポーラトランジスタが適しており、一方、高周波スイッチング動作を行う場合にはスイッチング速度の速いMOSFETが適している。

【0003】また、近年においては、バイポーラトランジスタにおけるオン時の低抵抗特性と、MOSFETにおける高速スイッチング動作特性とを兼ね備えたものとしてIGBTが開発され、このIGBTは種々の分野において急速に使用されるようになってきた。

【0004】このIGBTは、インバータ回路等に使用される場合、通常、逆並列接続ダイオード、いわゆるフリーホイールダイオードと組み合わせて使用されることが多く、しかも、IGBTと逆並列接続ダイオードとは同一半導体チップ内に形成された構造のものである。この場合、IGBTと逆並列接続ダイオードとを組み合わせた逆導通型絶縁ゲートバイポーラトランジスタ（以下、これを逆導通型IGBTという）は、例えば、特開昭62-109365号（前者という）に開示されている。

また、MOSFETとダイオードを逆並列に一体化した構造は、例えば、特開平2-45434号（後者という）に開示されている。

【0005】ところで、前者に開示の逆導通型IGBTの構成は、IGBT部分が、絶縁ゲート電極の下方に設けた n 、 $p+$ の2層部及び p 、 $n+$ 、 $p+$ の3層部からなり、しかも、コレクタ層をベース層の下方全面に形成せずに、絶縁ゲート電極の下方のみに設け、その他の部分に $n+$ 短絡層を形成したものであり、また、ダイオード部分が、IGBTの p 層（ p ウエル層）をダイオードの p エミッタ層として利用し、 p エミッタ層、 n ベース層、 $n+$ エミッタ層からなる（ $P+$ ）-（ n ）-（ $n+$ ）の3層構造からなるものである。一方、後者に開示の逆導通型MOSFETの構成は、構造的に前者に開示の逆導通型IGBTに類似のものであるが、前者に開示の逆導通型IGBTと異なる点は、MOSFETの p 層（ p ウエル層）をダイオードの p エミッタ層として利用しておらず、前記 p 層（ p ウエル層）よりも薄い低不純物濃度の p エミッタ層を新たに設けている点である。

【0006】

【発明が解決しようとする課題】しかしながら、前記開示になる逆導通型IGBTは、そのダイオード部分が、いわゆるPINダイオードとして広く知られている構造のものである。そして、このPINダイオードは、高不純物濃度の p n 接合部を有しているため、高速化を計るために、金（Au）等の重金属ドーピングや放射線照射等を行い、キャリアのライフタイムを短縮する必要がある。ところが、前記PINダイオードを、ライフタイム・キラーを用いて高速化を計れば、ターンオン電圧の増大や高温による洩れ電流の増大等をもたらす、動作上不都合を生じることになる。

【0007】また、前記開示になる逆導通型IGBTは、その中のIGBTとダイオードとのライフタイムの最適値が必ずしも一致しないため、IGBTとダイオードの特性を同時に満足させることが難しく、しかも、ダイオードを導通させた後に、逆導通型IGBTに印加される電圧の極性が反転し、IGBTのアノード側に正、カソード側に負の電圧が印加されると、ゲート電圧の印加がない場合においても、逆導通型IGBTの内部に残留しているキャリアにより、 $n+$ ソース層、 p ベース層、 n -ドリフト層、 $p+$ エミッタ層からなる寄生サイリスタが誤動作する、即ち、ラッチアップする可能性が大きくなる。

【0008】このように、前記開示になる逆導通型IGBTは、高速動作可能なダイオードを得た上に、IGBTとダイオードとを一体化することが難しいという問題を有するものである。

【0009】一方、IGBTとダイオードを同一チップ内に各領域に分けて形成配置し、IGBTとダイオードを一体化した構造のものは、例えば、特開昭61-15

370号によって既に提案されているが、この構造のものも、以下に述べるような点が解決されていないものである。

【0010】即ち、GTO（ゲートターンオフサイリスタ）等のバイポーラ素子は、オン電圧の温度係数が負、即ち、温度が高くなればなる程、オン電圧は低くなるという性質があり、一方、電力用MOSFET等のユニポーラ素子は、オン電圧の温度係数が正、即ち、高温になればなる程、オン電圧は高くなるという性質がある。こ

10 うした性質の相違から、バイポーラ素子においては、電流集中が起こり易く、当該素子を並列動作させることが難しいのに対し、ユニポーラ素子においては、電流集中が起こり難く、当該素子を並列動作させることが容易であるという特性を備えているものである。この場合、IGBTは、バイポーラ素子とユニポーラ素子の中間の特性を有するものであるが、IGBTの構造や使用時の電流密度如何によっては、電流集中が無視できない程大きくなる場合もあり、前記提案によるものも、IGBTの各セル間においては、前述のような理由から、それらセル間に電流集中を生じる懸念があるものである。

20 【0011】本発明は、前記各問題点を除去するものであって、その目的は、IGBTとダイオードとの一体化を計るとともに、IGBTに生じる電流集中をなくすようにした逆導通型IGBTを提供することにある。

【0012】また、本発明の他の目的は、IGBTとダイオードとを一体化し、かつ、IGBTに電流集中を生じない逆導通型IGBTを、通常的手段を用いて容易に製造できる逆導通型IGBTの製造方法を提供することにある。

30 【0013】

【課題を解決するための手段】前記目的の達成のために、本発明は、一対の主表面を有し、低不純物濃度の第1導電型の基体と、前記基体の第1主表面に形成された第2導電型のベース層と、前記ベース層内に形成された第1導電型のソース層と、前記基体の第2主表面に形成された第2導電型のコレクタ層と、相隣れる2つのソース層間に橋絡配置され、周囲と絶縁された絶縁ゲート電極と、前記ソース層及びベース層に接触するとともに、前記絶縁ゲート電極の外側に配置形成されたソース電極と、前記コレクタ層の表面に形成されたコレクタ電極とからなるIGBT、及び、前記絶縁ゲート電極の非設置領域における相隣れる2つのベース層間に形成され、前記ベース層よりも薄い低不純物濃度の第2導電型のエミッタ層と、前記第2主表面における前記コレクタ層間に形成された第1導電型のコレクタ短絡層と、前記エミッタ層の表面に形成されたソース電極と、前記コレクタ短絡層の表面に形成されたコレクタ電極とからなるダイオードにより単位セルが構成され、前記単位セルが前記基体内に順に配置形成されている第1の手段を備える。

50 【0014】また、前記他の目的の達成のために、本発

明は、1. 第1及び第2主表面を有し、低不純物濃度の第1導電型の基体の前記第2主表面に部分的に第1導電型の不純物を導入して高不純物濃度のコレクタ短絡層を形成する工程、2. 前記第2主表面に第2導電型の不純物を導入してコレクタ層を形成する工程、3. 前記第1主表面に絶縁物を介して部分的にゲート電極を形成する工程、4. 前記第1主表面に選択的に第1導電型の不純物を打ち込んで高不純物濃度のベース層を形成する工程、5. 前記ベース層内に高不純物濃度の第1導電型のソース層を形成する工程、6. 前記第1主表面に絶縁膜を被着させ、続いて、前記ベース層及びソース層と接触する部分の前記絶縁膜を開口する工程、7. 前記第1主表面にソース電極を被着させるとともに、その加熱被着時にソース電極に直接接触する基体内にエミッタ層を形成する工程、8. 前記第2主表面にコレクタ電極を被着させる工程を順に経て逆導通型IGBTを得るようにした第2の手段を備える。

【0015】

【作用】前記第1の手段によれば、この逆導通型IGBTは、IGBTとダイオードの各構成を、互いに独立に設定することができるので、IGBTとダイオードについてそれぞれ最適な動作特性を持たせるようにすることができる。また、この逆導通型IGBTは、ダイオード導通時におけるキャリア濃度を、従来のこの種のダイオードに比べて小さくすることができるので、IGBTとダイオードとの間の相互干渉をきわめて少なくすることができる。さらに、この逆導通型IGBTは、IGBTとダイオードとを単位セル毎にそれぞれ一体化するように構成しているので、素子としての面積利用率を高めることができる。また、電流分布が均一になるダイオードがIGBTの電流集中を緩和する働きがあり、素子面内における温度分布が均一化されて、電流集中による素子破壊を抑えることができる。その他、この逆導通型IGBTは、IGBTにおけるコレクタ短絡層がダイオードのエミッタ層を兼ねた構成であるので、IGBTとダイオードとを個別に構成し、それらを組み合わせた構成のもの比べ、素子面積を小さくすることができる。

【0016】前記第2の手段によれば、この逆導通型IGBTを得る場合に、通常的手段を順に用いるだけであって、IGBTとダイオードとを一体化させ、かつ、IGBTに電流集中を生じない逆導通型IGBTを容易に製造することができる。

【0017】

【実施例】以下、本発明を実施例を図面を用いて詳細に説明する。

【0018】図1は、本発明による逆導通型IGBTの第1の実施例を示す構造図であり、図1(a)はその縦断面図、同図(b)はその平面図である。

【0019】図1(a)及び(b)において、1は一方導電型(例えば、n型)の低不純物濃度の基体(n-ド

リフト層)、2は他方導電型(例えば、p型)のベース層、3は一方導電型(例えば、n型)の高不純物濃度のソース層、4は他方導電型(例えば、p型)の高不純物濃度のコレクタ層、5は絶縁ゲート電極、6はゲート電極絶縁層、7はソース電極、8はコレクタ電極、9は他方導電型(例えば、p型)の低不純物濃度のエミッタ層、10は一方導電型の(例えば、n型)の高不純物濃度のコレクタ短絡層、11はIGBTチャネル、12はダイオードチャネル、13はMOS領域チャネルである。

10

【0020】そして、基体1は、第1及び第2の主表面を有し、その第1の主表面に所定間隔を置いてベース層2が形成され、それらベース層2の中の中央部分にソース層3が形成される。1つのベース層2とそれに隣合う他のベース層2を橋絡するように絶縁ゲート電極5が設けられ、この絶縁ゲート電極5の周囲はゲート電極絶縁層6により隣接部材と電気的に絶縁されている。絶縁ゲート電極5の外側にソース電極7が形成され、このソース電極7の両端部はベース層2とソース層3に導電接触している。絶縁ゲート電極5の下側の基体1の表面にIGBTチャネル11が形成され、ベース層2からソース層3を経てIGBTチャネル11に到る部分にMOS領域チャネル13が形成される。基体1の第2の主表面の絶縁ゲート電極5に略対向する位置にコレクタ層4が設けられ、このコレクタ層4の外側にコレクタ電極8が形成される。以上の構成によりIGBTが形成される。

20

【0021】また、基体1の第1の主表面における絶縁ゲート電極5の橋絡されていない1つのベース層2とそれに隣合う他のベース層2との間にエミッタ層9が形成され、そのエミッタ層9の外側にソース電極7が形成され、エミッタ層9の基体1側にダイオードチャネル12が形成される。基体1の第2の主表面におけるコレクタ層4間にはコレクタ短絡層10が形成され、そのコレクタ短絡層10の外側にコレクタ電極8が形成される。以上の構成によりダイオードが形成される。

30

【0022】さらに、平面的には、図1(b)に示すように、MOS領域チャネル13が細長い楕円形状を有するように構成され、そのMOS領域チャネル13内にソース層3が設けられる。1つのMOS領域チャネル13と隣接するMOS領域チャネル13間にエミッタ層9(及びダイオードチャネル12)が形成され、前記2つのMOS領域チャネル13とエミッタ層9(及びダイオードチャネル12)からなる部分は、1つのIGBTとダイオードとからなる単位セルを構成している。これら単位セルは、ストライプ状に、基体1内に順に一体化形成されているものである。

40

【0023】前記構成において、エミッタ層9及びベース層2の横方向拡散領域におけるアノード側の投影部には、コレクタ短絡層10が形成配置され、ダイオードの両エミッタ層を結ぶ線と電界の方向とが一致するように

50

構成されているので、ダイオードのオン電圧を最も低くすることができる。また、前記構成においては、ダイオードのエミッタ層9とIGBTチャネル11が分かれている、特に、エミッタ層9とIGBTチャネル11とがソース層3を隔てて離れているので、ダイオードとIGBTとの相互干渉をこれまでのこの種の素子に比べて大幅に低減させることができる。さらに、ダイオードのエミッタ層9の不純物総量をこれまでのこの種の素子に比べて少なくすることができるので、基体1内に存在する過剰キャリア濃度は少なくなり、ダイオードとIGBTとの相互干渉を一層少なくすることができる。この他に、IGBTとダイオードを一体化した場合の面積利用率を最大とすることができる。

【0024】ところで、前記各単位セルは、前述のように、基体1内に順に並置されているものであるが、ベース層2は、IGBTのMOS領域チャネル13を形成するベース層として働くとともに、ダイオードチャネル12を形成する深い高不純物濃度層として働く。高不純物濃度のコレクタ短絡層10は、pエミッタ層9とともに、ダイオードのコレクタ側のエミッタ層としての働きも有し、IGBTのコレクタ層4と基体1とによって形成されるpn接合をコレクタ電極8側に電気的に短絡させる機能を有している。このため、IGBTとダイオードとをそれぞれ独立に形成した場合に比べて、素子全体の面積の縮小を図ることが可能になる。

【0025】ここで、本実施例におけるIGBT及びダイオードの各部の寸法及び特性の一例を挙げると、IGBTチャネル11の幅は $17\mu\text{m}$ 、ダイオードチャネル12の幅は $5\mu\text{m}$ である。また、基体1の部分は、抵抗率が $30\Omega\cdot\text{cm}$ 、厚さが $50\mu\text{m}$ であり、ベース層2は、表面濃度が $5\times 10^{18}\text{個}/\text{cm}^3$ 、厚さが $5\mu\text{m}$ であり、ソース層3は、表面濃度が $5\times 10^{20}\text{個}/\text{cm}^3$ 、厚さが $1.5\mu\text{m}$ であり、コレクタ層4は、表面濃度が $3\times 10^{19}\text{個}/\text{cm}^3$ 、厚さが $20\mu\text{m}$ であり、コレクタ短絡層10は、表面濃度が $5\times 10^{20}\text{個}/\text{cm}^3$ 、厚さが $25\mu\text{m}$ である。さらに、平面パターンの寸法は、図1(b)に示されたゲート長lは $25\mu\text{m}$ であり、ゲート幅wは $2000\mu\text{m}$ である。

【0026】続いて、図2乃至図6は、本発明による逆導通型IGBTの製造方法の実施例を示す構成図である。

【0027】図2乃至図6において、図1に示された構成要素と同じ構成要素には同じ符号を付けている。

【0028】以下、図2乃至図6に基づいて前記逆導通型IGBTの製造方法について説明する。

【0029】まず、図2に示すように、n型不純物、例えばリンを含んだ低不純物濃度の基体(nドリフト層)1を用意し、その基体1の第2の主表面にさらにn型不純物、例えばリンを既知の選択拡散技術を用いてコレクタ短絡層10を形成する。

【0030】次に、図3に示すように、基体1の第2の主表面にp型不純物、例えばボロンを投射挿入し、同じく既知の選択拡散技術を用いてコレクタ短絡層10よりも低不純物濃度のコレクタ層4を形成する。この場合、p型不純物、例えば、ボロンを第2の主表面全体に投射挿入しても、先に形成したコレクタ短絡層10の方が高不純物濃度であるため、コレクタ層4はコレクタ短絡層10の存在しない領域に選択的に形成される。

【0031】次いで、図4に示すように、基体1の第1の主表面に適宜間隔をおいて、ゲート電極絶縁層6を介して多結晶シリコンからなる絶縁ゲート電極5を形成し、この絶縁ゲート電極5の形成後に、第1の主表面にp型不純物、例えばボロンを絶縁ゲート電極5の両端部分に選択的に打ち込みを行い、ベース層2を形成する。

【0032】続いて、図5に示すように、絶縁ゲート電極5及びレジストをマスクとして、ベース層2の中にn型不純物、例えばリンを打ち込み、高不純物濃度のソース層3を選択的に形成する。

【0033】次に、図6に示すように、絶縁ゲート電極5の周辺部分にゲート電極絶縁層6を被着させ、そのゲート電極絶縁層6におけるソース層3及びベース層2のコンタクト部分を開口し、その後、第1の主表面の全体にシリコンを含有するアルミニウムを、例えばスパッタ法等により被着させ、さらに、その被着部分を 430 乃至 577°C の範囲で熱処理することによってソース電極7を形成させる。このとき、ソース電極7は、高不純物濃度のソース層3及びベース層2とオーミック接触し、また、ソース電極7が基体1と接触するダイオードチャネル12の部分にアルミニウムが拡散し、 100nm 程度の極めて薄いp型導電層、即ち、低不純物濃度のエミッタ層9が形成され、ソース電極7とエミッタ層9の界面にショットキバリアが形成される。一方、前述の場合と同様に、第2の主表面の全体にシリコンを含有するアルミニウム膜をスパッタ法等により被着させ、その被着部分を 430 乃至 577°C の範囲で熱処理することによってコレクタ電極8を形成する。このコレクタ電極8の形成時に、コレクタ層4の表面は高不純物濃度であるため、コレクタ電極8とコレクタ層4はオーミック接触になる。

【0034】ここにおいて、低不純物濃度のエミッタ層9は、キャリア濃度が $1\times 10^{14}/\text{cm}^2$ 以下であって、その厚さが 100\AA 乃至 100nm の範囲にあることが望ましい。

【0035】その理由は、キャリア濃度が $1\times 10^{14}/\text{cm}^2$ 以上になると、エミッタ層9とソース電極7がオーミック接触に近づき、しかも、エミッタ層9が高不純物濃度になるので、エミッタ層9から基体1にホールが注入され易くなり、少数キャリアであるホール蓄積効果によりダイオードのリカバリ特性の高速度動作特性が損な

われることになる。

【0036】また、ショットキバリア界面に、例えばワイヤボンディングにおける欠陥が生じると、逆バイアス時に電子が前記欠陥に生じた再結合中心に流れ込み、漏れ電流が増えて、結果として耐圧の低下が生じるようになる。この場合、エミッタ層9の厚さをある程度厚く選ぶようにすれば、電子が前記欠陥にトンネル電流等により遷移する確率が格段に小さくなる。このときのエミッタ層9の厚さの最小限界は概ね100Å程度であり、従って、エミッタ層9の厚さを100Å以上に選べば、漏れ電流が少なくなり、ダイオードの高耐圧化を図ることができる。しかも、エミッタ層9とソース電極7との間にショットキバリアが形成されているので、pn接合による空乏層がソース電極7までパンチスルーを起こしても、耐圧の劣化が生じないという利点を有する。一方、エミッタ層9の厚さを必要以上に厚くすると、エミッタ層9内の不純物総量が増大し、基体1へのホール注入が増加するため、ダイオードの高速度動作特性が損なわれる。この際、前述の温度430乃至577℃の範囲における熱処理によって得られるエミッタ層9の厚さは、100nm程度であり、この100nm以下であれば、ダイオードの高速度動作特性が損なわれることがない。

【0037】次いで、図7は、本発明に係わる逆導電型IGBTの第2の実施例を示す構造図であり、図7(a)はその断面斜視図、同図(b)はその上面図である。

【0038】図7(a)及び(b)において、14は一方導電型の(例えば、n型)の高不純物濃度のコレクタバッファ層であり、その他、図1に示された構成要素と同じ構成要素には同じ符号を付けている。

【0039】そして、本実施例と前述の第1の実施例との違いは、第1の実施例が、細長い楕円形状のMOS領域チャネル13を有し、単位セルがそれぞれストライプ状に形成されているのに対し、本実施例が、円形のMOS領域チャネル13(図7の斜線を施した部分)を有し、単位セルがそれぞれ同じく円形に形成されている点、及び、第1の実施例が、各コレクタ層4間にコレクタ短絡層10を形成したものであるのに対し、本実施例が、各コレクタ層4間とコレクタ層4の基体1側背面にコレクタバッファ層14を形成したものである点だけであって、その他、本実施例と第1の実施例との間には構成上の差異はない。

【0040】本実施例の機能は、本質的に前述の第1の実施例の機能とほぼ同じであるが、本実施例の円形形状の単位セルにおいて、MOS領域チャネル13以外の部分はダイオード形成領域になっており、MOS領域チャネル13の形状を円形にすることにより、MOS領域チャネル13部分の抵抗を小さくできるので、前述の第1の実施例におけるストライプ状のものに比べ、単位面積当りの電流を大きくすることができるという利点がある。

【0041】続いて、図8は、本発明に係わる逆導電型IGBTの第3の実施例を示す構造図であり、図8(a)はその断面斜視図、同図(b)はその上面図である。

【0042】図8(a)及び(b)において、図7に示された構成要素と同じ構成要素には同じ符号を付けている。

【0043】そして、本実施例と前述の第2の実施例との違いは、第2の実施例が、円形状の単位セルの外側部分にダイオード領域が形成されているのに対し、本実施例が、それとは逆に、円形状の単位セルの中心部分にダイオード領域が形成されている点だけであって、その他、本実施例と第2の実施例との間に構成上の差異はない。

【0044】本実施例の構成にすれば、前述の第2の実施例のものに比べ、MOS領域チャネル13の抵抗をさらに小さくすることができるという利点がある。この場合、単位セルの構造としてどのような形状のものを選択するかは、IGBTや逆並列ダイオードに流れる電流の比等の使用条件により決めることができる。

【0045】また、図9は、本発明に係わる逆導電型IGBTの第4の実施例を示す構造図である。

【0046】図9において、図1に示された構成要素と同じ構成要素には同じ符号を付けている。

【0047】そして、本実施例は、ダイオードのエミッタ層9を形成する場合に、第1の実施例のように、単独に不純物の打ち込み等の手段を用いて形成するのではなく、互いに隣接する2つのベース層2における横方向不純物拡散を利用して形成した点に違いがあるだけであって、その他、本実施例と第1の実施例との間に構成上の差異はない。

【0048】本実施例の構成にすれば、横方向不純物拡散による不純物層の重なりにより、低濃度の接合を形成することができ、かつ、空乏層のピンチオフ効果により逆方向耐圧を十分に確保することができる。

【0049】さらに、図10は、本発明に係わる逆導電型IGBTの第5の実施例を示す構造図である。

【0050】図10において、15はショットキバリアであり、その他、図1に示された構成要素と同じ構成要素には同じ符号を付けている。

【0051】そして、本実施例は、ダイオードのエミッタ層9を形成する場合に、第1の実施例のように、単独に不純物の打ち込み等の手段を用いて形成するのではなく、基体1とソース電極7間にショットキバリア15だけを形成した点に違いがあるだけであって、その他、本実施例と第1の実施例との間に構成上の差異はない。

【0052】本実施例の構成にすれば、ダイオードの高速度動作特性を高めることができるとともに、互いに隣接するベース層2間の距離を狭めることにより、リーク電流の低減を図ることができるものである。

【0053】以上の各実施例においては、第1の導電型としてn型、第2の導電型としてp型であるnチャンネル型逆導通型IGBTについて説明したが、前記導電型としては前述のものに限られるものではなく、第1の導電型としてp型、第2の導電型としてn型であるpチャンネル型逆導通型IGBTにおいても、前述のものと同様な特性が得られることは明らかである。

【0054】

【発明の効果】以上説明したように、本発明によれば、IGBTと逆並列ダイオードとを単位セルの形で基体1内に一体化構成するようにしたので、基体1内にある前記セル間の特性のばらつきによる電流集中を緩和させ、素子の耐破壊限界を向上させることができるとともに、素子の面積利用率を向上させ、同一面積に対して、より大きな電流を流すことが可能な逆導通型絶縁ゲートバイポーラトランジスタが得られるという効果がある。

【0055】また、本発明によれば、IGBTとダイオードとを一体化し、かつ、IGBTに電流集中を生じない逆導通型IGBTを、通常的手段を用いて容易に製造することができるという効果もある。

【図面の簡単な説明】

【図1】本発明に係わる逆導通型IGBTの第1の実施例を示す断面構成図及び平面図である。

【図2】図1に示された逆導通型IGBTの製造方法の実施例を示す構成図であって、その最初の工程を示す構成図である。

【図3】図2の製造方法の実施例における2番目の工程を示す構成図である。

【図4】図2の製造方法の実施例における3番目の工程

を示す構成図である。

【図5】図2の製造方法の実施例における4番目の工程を示す構成図である。

【図6】図2の製造方法の実施例における最後の工程を示す構成図である。

【図7】本発明に係わる逆導通型IGBTの第2の実施例を示す断面斜視図及び平面図である。

【図8】本発明に係わる逆導通型IGBTの第3の実施例を示す断面斜視図及び平面図である。

10 【図9】本発明に係わる逆導通型IGBTの第4の実施例を示す断面構成図である。

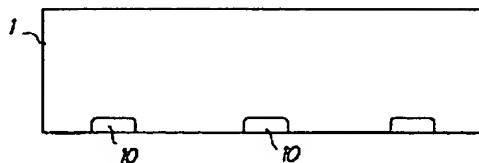
【図10】本発明に係わる逆導通型IGBTの第5の実施例を示す断面構成図である。

【符号の説明】

- 1 基体（n-ドリフト層）
- 2 ベース層
- 3 ソース層
- 4 コレクタ層
- 5 絶縁ゲート電極
- 6 ゲート電極絶縁層
- 7 ソース電極
- 8 コレクタ電極
- 9 エミッタ層
- 10 コレクタ短絡層
- 11 IGBTチャンネル
- 12 ダイオードチャンネル
- 13 MOS領域チャンネル
- 14 コレクタバッファ層
- 15 ショットキバリア

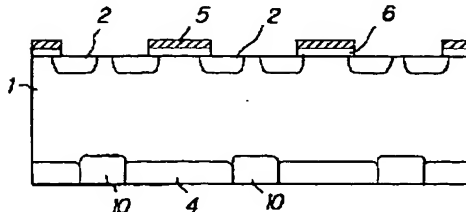
【図2】

【図2】



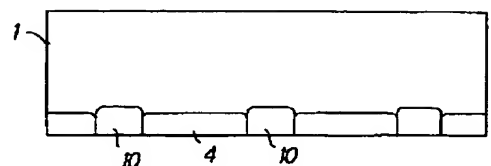
【図4】

【図4】



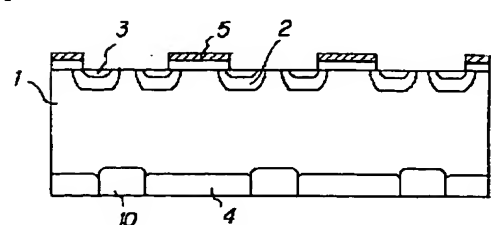
【図3】

【図3】



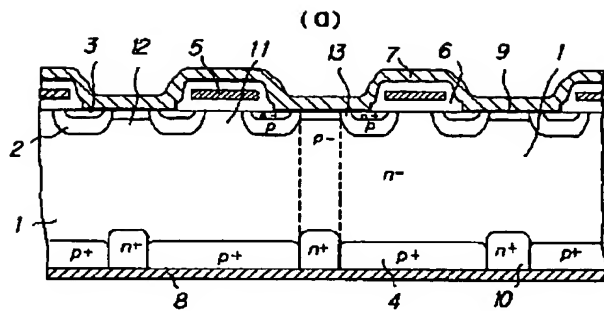
【図5】

【図5】



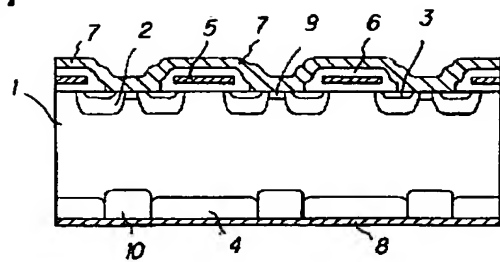
【図1】

【図1】



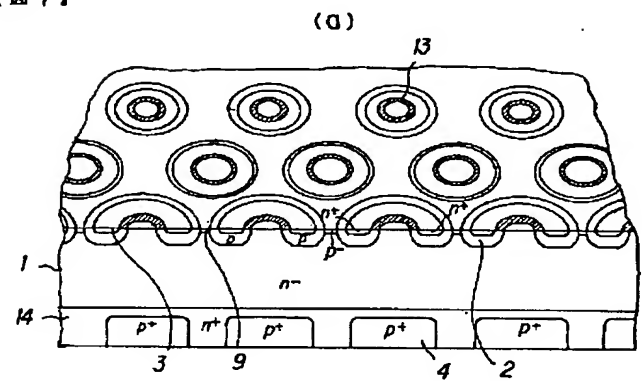
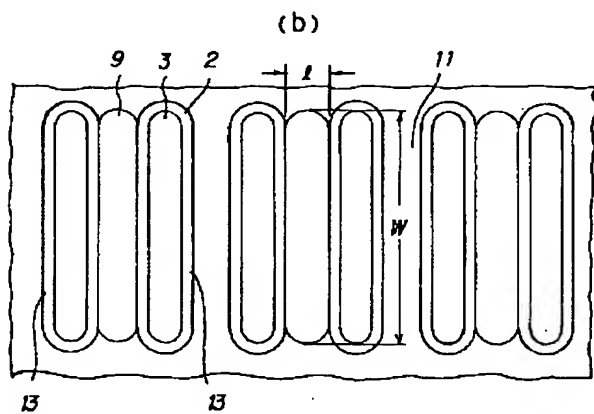
【図6】

【図6】



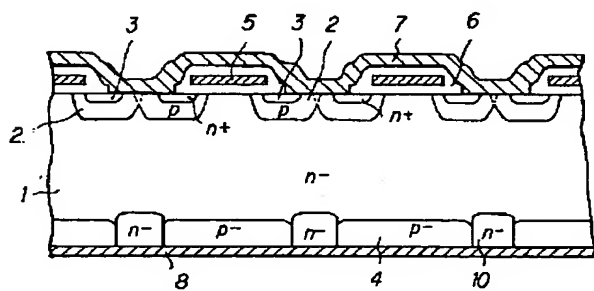
【図7】

【図7】

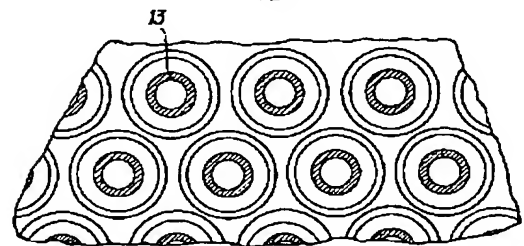


【図9】

【図9】

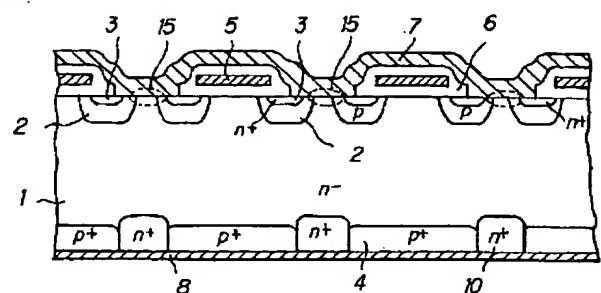


(b)



【図10】

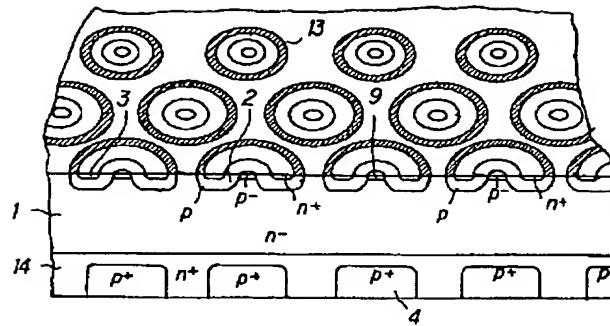
【図10】



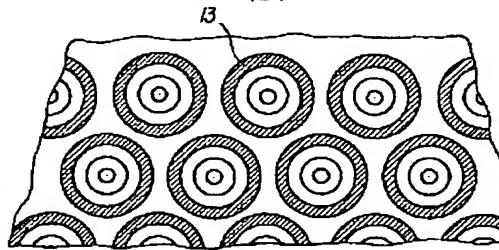
【図8】

【図8】

(a)



(b)



フロントページの続き

(72)発明者 中野 安紀

茨城県日立市大みか町七丁目1番1号 株

式会社日立製作所日立研究所内